

应用笔记

Application Note

文档编号: **AN1115**

Geehy MCU EMC 应用指南

版本: **V1.0**

1 引言

极海 MCU 作为通用的控制元件在其广泛的应用范围中面对着复杂变化的电磁环境。因此硬件设计人员在产品设计过程中要格外注意 EMC 防护设计，优化产品性能。

本文为 APM32 MCU 介绍了 EMC 的原理、特性和测试标准，并基于各种应用中获得的经验，提供相应的建议。

目录

1	引言	1
2	EMC 定义	3
2.1	EMC	3
2.2	EMS.....	3
2.3	EMI	3
3	APM32 系列 MCU 的 EMS 特性.....	4
3.1	EMS 相关电气参数.....	4
3.2	EMS 相关可靠性测试.....	5
4	APM32 系列 MCU 的 EMI 特性	9
4.1	EMI 相关电气参数.....	9
4.2	EMI 相关可靠性测试.....	9
5	APM32 系列 MCU 优化 EMC 性能建议	11
5.1	接地和布局.....	11
5.2	去耦和滤波.....	12
5.3	连接器和结构	13
5.4	PCB 层叠和走线.....	14
6	版本历史	15

2 EMC 定义

2.1 EMC

EMC (Electromagnetic compatibility) 电磁兼容性指的是在电磁环境中可以正常运行且不干扰其它设备正常工作的能力。

2.2 EMS

EMS (Electromagnetic sensitivity) 电磁敏感性是指系统抵抗外部环境电磁干扰的能力，系统对电磁环境越敏感，则 EMS 性能越差，其工作状态越易受影响。

2.3 EMI

EMI (Electromagnetic interference) 电磁干扰是指系统对外部环境产生电磁干扰的水平，表现为沿着互联线传播的传导发射或向自由空间传播的辐射发射。

3 APM32 系列 MCU 的 EMS 特性

EMS（电磁兼容性）主要包括静电抗干扰度（ESD）、电快速瞬变脉冲抗扰度（EFT/B）和静态闩锁（Latch-Up）。其中系统级 ESD、EFT/B 和静态 LU 使用带电器件测试抗干扰能力，芯片级 ESD 使用不带电器件测试。在极海 MCU 的数据手册中，EMS 测试结果体现为 V_{FESD} 、 V_{EFTB} 、 $V_{ESD(HBM)}$ 、 $V_{ESD(CDM)}$ 和 LU 五个电气特性。

3.1 EMS 相关电气参数

在极海 MCU 的数据手册中，EMS 有关的绝对参数会明确标注。如下：

图 1 系统 EMS 在数据手册体现形式

电磁敏感性(EMS)

当运行一个通过 I/O 端口控制 2 个 LED 闪烁的简单应用时，测试样品被 2 种电磁干扰直到 LED 闪烁指示的错误产生。这个测试符合 IEC 61000-4-4 标准。

表46 EMS 特性

符号	参数	条件	级别
V_{FESD}	施加到任一 IO 口,导致功能错误的电压极限。	$V_{DD} = 3.3V$, $T_A = +25^\circ C$, $f_{HCLK} = 72MHz$. 符合 IEC 61000-4-2	2B
V_{EFTB}	在 V_{DD} 和 V_{SS} 上通过 100pF 电容施加的、导致功能错误的瞬变脉冲群电压极限	$V_{DD} = 3.3V$, $T_A = +25^\circ C$, $f_{HCLK} = 72MHz$. 符合 IEC 61000-4-4	2B

图 2 芯片级 ESD 在数据手册体现形式

表格 27 ESD 特性

符号	参数	条件	最大值	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型)	$T_A = +25^\circ C$, 标准: ANSI/ESDA/JEDEC JS-001-2017	2000	V
$V_{ESD(CDM)}$	静电放电电压(充电设备模型)	$T_A = +25^\circ C$, 标准: ANSI/ESDA/JEDEC JS-002-2018	750	

注：由第三方测试机构测试，不在生产中测试。

图 3 静态闩锁在数据手册中体现形式

表格 28 静态栓锁

符号	参数	条件	类型
LU	静态栓锁类	$T_A = +25^\circ C / 105^\circ C$	II 类 A

注：由第三方测试机构测试，不在生产中测试。

3.2 EMS 相关可靠性测试

3.2.1 静电放电抗扰度 (ESD) 测试

APM32 全系列均执行系统级和芯片级两种静电放电抗干扰度测试, 严格按照标准委托第三方机构进行测试, 保障产品的品质。

系统级 ESD 测试中, 极海微控制器将在最小系统应用电路下运行简单的应用程序, 程序控制 I/O 端口驱动 2 个 LED 切换表示系统稳定工作。通过静电枪施加静电, 模拟芯片发生 ESD 事件, 期间实时监测系统工作情况判断是否发生失效。

芯片级 ESD 测试中, 极海微控制器不带电接受 ESD 应力测试, 在测试前后对芯片进行完整的动态、静态测试, 对比测试结果来判断芯片是否失效。

3.2.1.1 系统级 ESD 测试

此项测试依据国际标准 IEC-61000-4-2 执行, 包含空气放电测试 (air discharge method) 和接触放电测试 (contact discharge method) 两部分内容。测试过程中, 电压应力等级由低到高, 针对芯片每个引脚均执行正极放电和负极放电, 直至系统工作异常。

系统级 ESD 的测试等级

系统级 ESD 测试的测试等级如表格 1 所示:

表格 1 IEC-61000-4-2 中系统级 ESD 分类等级

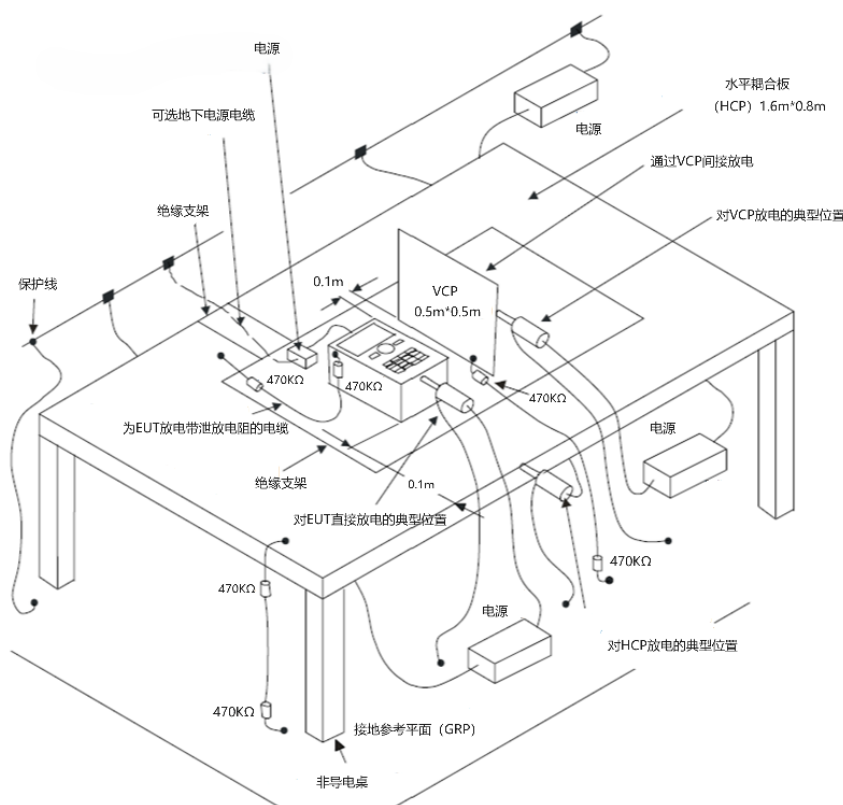
接触放电		备注
等级	测试电压（KV）	“x”可以是任何级别，高于、低于或介于其它级别之间。该级别应在专用设备规范中规定。如果指定的电压高于表格中的电压，则需要特殊的测试设备。
1	2	
2	4	
3	6	
4	8	
X	特殊	
空气放电		
等级	测试电压（KV）	
1	2	
2	4	
3	8	
4	15	
X	特殊	

空气放电实验必须按照表格 1 规定电压等级逐步测试直到规定的实验等级，接触放电如果特殊规定只需执行在规定的电压等级下的测试。

系统级 ESD 的测试环境

在实验室搭建台式设备构成要素为：ESD 发生器、放电回路电缆、470K Ω 泄放电阻、接地参考平面和形成放电路径的所有连接。测试环境搭建参考图 4 所示：

图 4 IEC61000-4-2 中台式设备布局



系统级 ESD 的失效等级

根据 IEC-61000-4-2 中描述，将系统级 ESD 实验后的失效分为四个等级。受测系统的失效通常表现为功能丧失、性能降低和硬损坏。具体内容参考表格 2：

表格 2 IEC-61000-4-2 中系统级 ESD 失效性能等级

等级	现象
A	在制造商、试验申请人或买方规定的范围内正常运行
B	功能暂时丧失或功能暂时恶化，干扰消失后待测设备恢复正常运作且不干预
C	功能暂时丧失或功能暂时恶化，需要干预后可以恢复
D	由于硬件或软件损坏，或导致数据丢失造成功能丧失或退化，不可恢复

3.2.1.2 芯片级 ESD 测试

芯片级 ESD 对集成电路或系统设备的放电方式存在着差异,产生的原因也有所不同。根据放电情况的不同主要将 ESD 放电模型分为三种,人体放电模型 HBM,元器件自身带电对地放电模型 CDM,机器放电模型 MM。由于 MM 事件几乎不会发生,不做考虑。

人体放电模型 HBM 的测试认证标准为 JS-001,此项测试至少 3 个测试待测样品按照规定波形,电压等级由低到高进行测试。对于每个电压电平,针对指定的所有引脚组合,使用至少 1 个正脉冲和至少 1 个负脉冲对样本进行应力测试。

HBM ESD 元件分类级别如表格 3 所示:

表格 3 JS-001 中 HBM 测试分类等级

分类	0Z	0A	0B
电压范围 (V)	<50	50 to <125	125 to <250
分类	1A	1B	1C
电压范围 (V)	250 to <500	500 to <1000	1000 to <2000
分类	2	3A	3B
电压范围 (V)	2000 to <4000	4000 to <8000	≥8000

元器件自身带电对地放电模型 CDM 的测试认证标准为 JS-002,此项测试对至少 3 个样从最低等级电压开始测试,每个引脚至少 1 次正放电和负放电。使用电场感应充电方法使样品带电,利用弹簧探针放电。

CDM ESD 分类级别如表格 4 所示:

表格 4 JS-002 中 CDM 测试分类等级

分类	C0a	C0b	C1
电压范围 (V)	<125	125 to <250	250 to <500
分类	C2a	C2b	C3
电压范围 (V)	500 to <750	750 to <1000	>1000

3.2.2 电快速瞬变脉冲抗扰度 (EFT/B) 测试

此项测试执行 IEC 61000-4-4,测试中使用该标准规范的电压波形模拟在交流电源线路上切换电感负载所引起的瞬态效应。该标准还定义了设备对重复电快速瞬变的测试方法和抗扰度要求。

为了评估系统在遭遇快速瞬变后所表现出的性能,制造商会根据 IEC 61000-4-4 标准所定义的电快速瞬变 (EFT) 波形,将 EFT 脉冲施加到设备的信号线路、控制线路、电源线路以及接地连接上,以便模拟这些线路中瞬态噪声的耦合情况。该脉冲波形具有短上升时间、高幅度 (0.5 ~ 4

kV)、低能量和高重复率等特点。EFT 测试的开路电压和脉冲重复频率等级如表格 5 所示:

表格 5 IEC 61000-4-4 中 EFT/B 测试分类等级

等级	电源端口、接地端口（PE）	
	电压峰值（KV）	重复频率（KHz）
1	0.5	5 or 100
2	1	5 or 100
3	2	5 or 100
4	4	5 or 100
X	特殊	特殊
等级	电源端口、接地端口（PE）	
	电压峰值（KV）	重复频率（KHz）
1	0.25	5 or 100
2	0.5	5 or 100
3	1	5 or 100
4	2	5 or 100
X	特殊	特殊

传统测试使用 5KHz 重复频率，但 100KHz 更接近实际情况。产
品委员会应确定哪些频率与特定
产品或产品类型相关。对于某些
产品，电源端口和信号端口之间
可能没有明确的区分，在这种情
况下，由产品委员会根据测试目
的做出此决定。

“X”可以是任何级别，高于、
低于或介于其它级别之间。该级
别应在专用设备规范中规定。

3.2.3 静态闩锁 (Latch-Up) 测试

此项测试执行 JESD78E 标准。Latch up 是指在 CMOS 结构中, 由于寄生的 PNP 和 NPN 双极性 BJT 相互影响, 导致电源和地线之间形成低阻抗通路, 由此可能会引发异常的大电流出现, 通常需要切断电源才能恢复到初始状态。大电流产生原因是电压或电流浪涌、电流或电压的变化率过大, 或任何其它导致发生闩锁。按照标准规定, 执行两种互补的测试评估 LU 性能:

- E-TEST: 针对每个引脚的过压测试, 模拟应用中电源引脚异常过压情形。
- I-TEST: 针对每个 I/O 引脚的过流测试, 模拟应用中引脚电压异常高于额定值的情况。

Latch-Up 测试等级如表格 6 所示:

表格 6 JESD78E 中 LU 测试分类等级

等级	
Class IIA	在 T_{jmax} 下可以通过 A 等级的 Latch-up 测试要求
Class I A	可以通过 A 等级的 Latch-up 测试要求但是测试温度低于 T_{jmax}
Class IIB	在 T_{jmax} 下可以通过 B 等级的 Latch-up 测试要求
Class I B	可以通过 B 等级的 Latch-up 测试要求但是测试温度低于 T_{jmax}

4 APM32 系列 MCU 的 EMI 特性

EMI（电磁干扰）是指设备作为干扰源向周围环境发射电磁波的程度。发射的电磁波可以分为辐射发射和传导发射：

- 辐射发射：电磁波通过自由空间传播。
- 传导发射：电磁波沿着电缆或互连线传播。

当干扰源与受害者之间的距离大于一个波长 λ 时，通常会遇到这种类型的 EMI 耦合。这种干扰可能会影响设备的正常工作，因此在设计中需要考虑 EMI 的抑制和管理。

4.1 EMI 相关电气参数

在极海 MCU 的数据手册中，EMI 有关的绝对参数会明确标注。如图 5 所示：

图 5 EMI 在数据手册中体现形式

电磁干扰(EMI)

当运行一个通过 I/O 端口控制 2 个 LED 闪烁的简单应用时，监测芯片发射的电磁场。这个发射测试符合 SAE J1752/3 标准，这个标准规定了测试板和引脚的负载。

表47 EMI 特性

符号	参数	条件	检测频段	最大值(f_{HSECLK}/f_{HCLK})		单位
				8/36MHz	8/96MHz	
S_{EMI}	峰值	$V_{DD} = 3.3V$, $T_A = +25^\circ C$, LQFP100 封装	30-230MHz	PASS	PASS	dB μ V
			130MHz-1GHz	PASS	PASS	

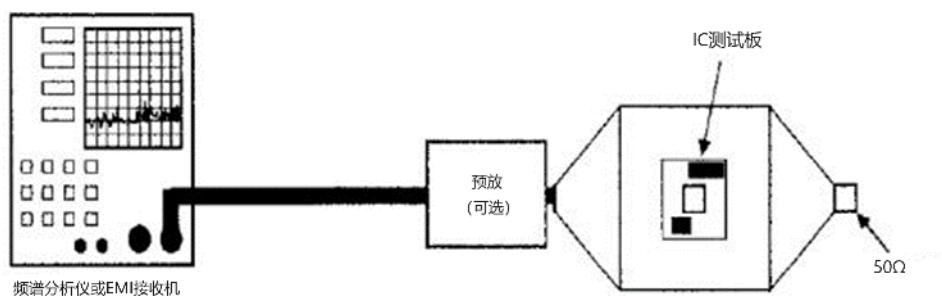
4.2 EMI 相关可靠性测试

此项测试遵循 IEC61967-2 标准，规定采用 TEM 小室法进行测试。测试板将以 0、90、180 和 270 度的角度进行旋转，以评估四个方向上的辐射噪声。这种方法有效地评估了 MCU 在应用环境中产生的辐射噪声水平。

MCU 芯片及其封装会影响器件产生的辐射噪声，晶振和 MCU 系统时钟及其倍频谐波通常是 EMI 的尖峰来源。测试过程中，通过简单的应用运行固件，利用 I/O 切换 2 个 LED，来模拟实际工作状态。这样可以有效地评估系统在实际应用中的电磁兼容性。

TEM 小室法实验布置如图 6 所示：

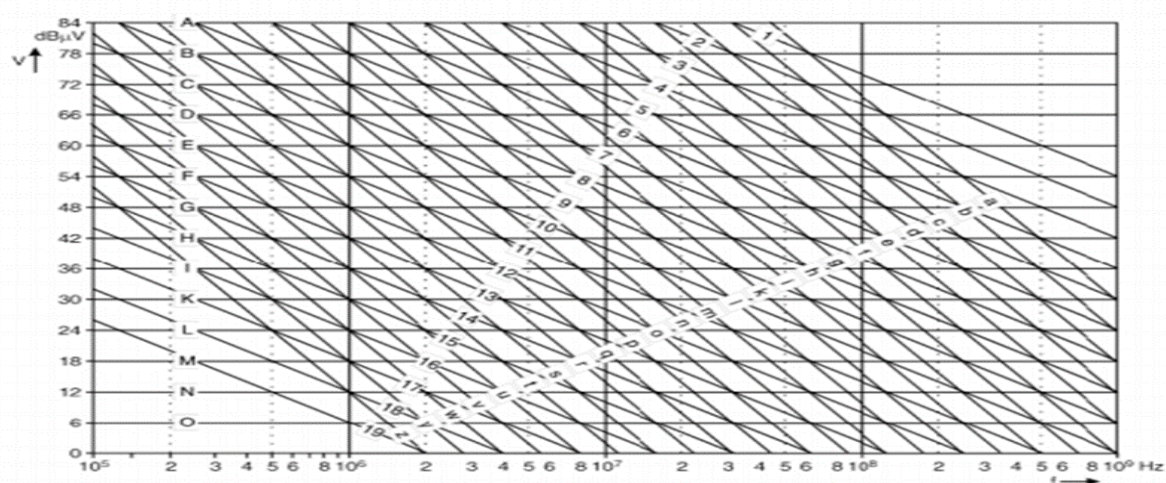
图 6 IEC61967-2 中 TEM 小室法实验环境



IEC 61967-2 国际标准描述的特性水平图提供了 EMI 频谱的综合和分类，以两个字母加一个数字的组合形式进行表示。这种分类方法帮助识别和评估不同类型的电磁干扰特性，从而为设计和测试提供指导。

EMS 辐射特性等级曲线如图 7 所示：

图 7 IEC 61967-2 中辐射等级曲线



5 APM32 系列 MCU 优化 EMC 性能建议

5.1 接地和布局

良好的接地是保障一个系统稳定运行的重要因素，有很多重要作用，如：

- 接地使整个系统的所有电路模块有共同的参考零电位，保证系统工作。
- 提高系统抗干扰能力，为环境耦合到系统中的瞬态干扰提供泄放通路。在有金属外壳的系统中，接地可以防止外壳上积累电荷发生打火，干扰电路稳定。

在设计 PCB 时，可以设置单独的电源和地层的同时在信号层也做铺地铜皮处理，保证地平面的完整性，产生的死铜或孤岛要清除。在信号层的铺地铜皮上增加 VIA 与地层连接，有利于减小高频噪声的回流面积。此外，建议在 MCU 底部增加更多 VIA 加强与地层连接，促进散热和信号回流。

一个系统中不可避免的有数字电路和模拟电路协同实现功能，通过分割数字地和模拟地避免二者相互干扰。分割地平面即将数字电路和模拟电路分区中间开槽隔开，然后通过桥接的形式在某一点相连。需要注意，分割时要将所有层都隔开，如图 8 所示。避免分区处跨接信号线，如图 9 所示，布线跨分割会导致信号环路增大，反而降低 EMC 性能。

图 8 地层分割示意

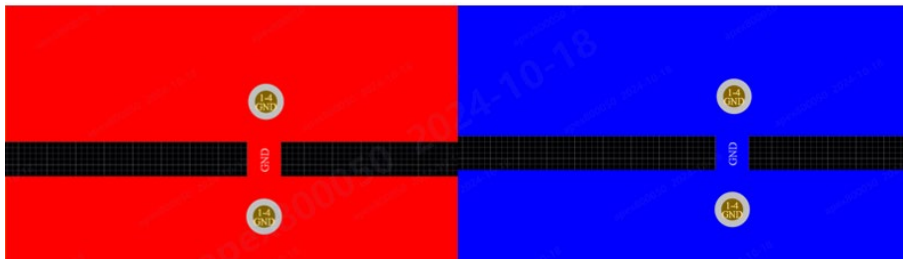
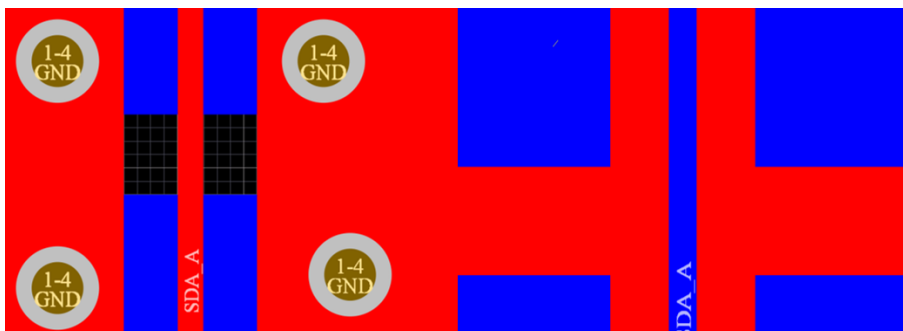


图 9 分区跨接信号线示意



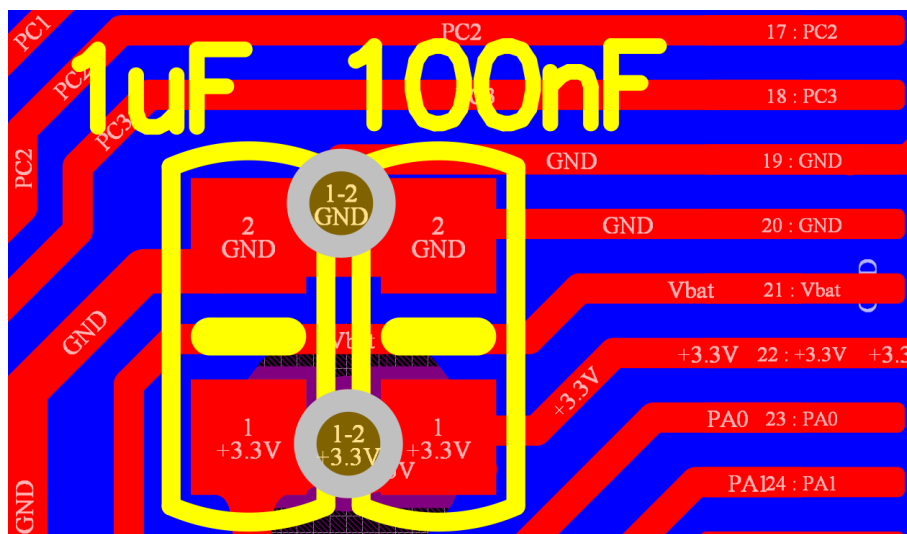
合理布局 PCB 器件可以在设计初期规避一些 EMC 问题。通常，晶振电路是 EMC 敏感电路，不合理的布局会造成辐射超标等问题。建议晶振位置尽可能靠近芯片引脚放置，晶振周围不应该有功率电感等磁感应元件或对外连接器存在，晶振电路远离板子边缘并且做局部地平面铺铜处理，这样可为其产生的共模 RF 电流提供通路，局部地平面应该与其它地平面增加 VIA 相连，保证地

之间的低阻抗路径。其它信号线尤其是对外连接器相连的信号线最好与晶振电路保持距离，因为这些信号线会耦合到晶振电路产生的噪声造成辐射超标的问题。晶振电路走线通常尽可能短，控制在 12mm 以内。

5.2 去耦和滤波

MCU 的所有电源引脚都应靠近引脚放置合适的去耦电容，较少噪声输入同时避免引入接线电感。实际中，MCU 的去耦电容通常选择 10 μ F、100nF、10nF 的瓷片电容组合使用。并联电容可以进一步降低电容的 ESR，使整体的阻抗呈下降趋势，有利于去耦电容的工作频率升高，容值较小的电容应放置在更靠近引脚的位置，如图 10 所示。

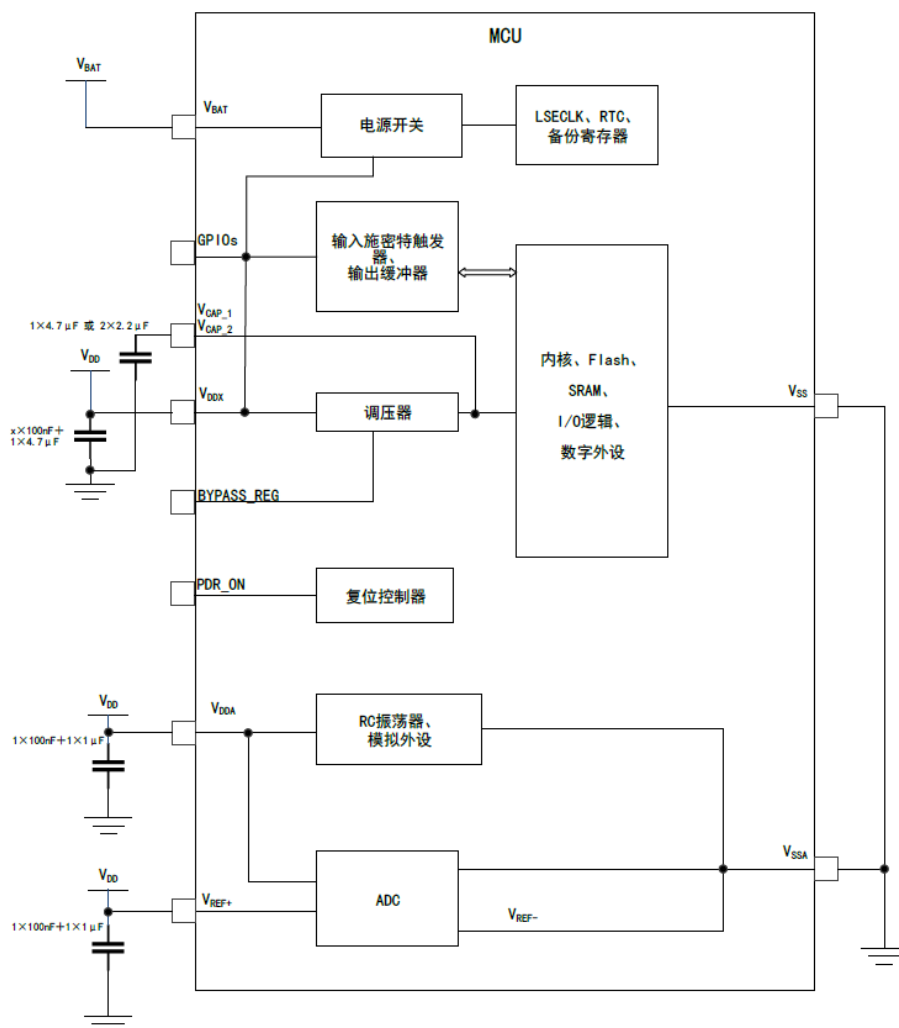
图 10 去耦电容位置示意



APM32 系列 MCU 的电源引脚放置去耦电容推荐：

- VDD 必须连接外部电容(x 个 100nF 的陶瓷电容和一个不小于 4.7 μ F 钽电容或者陶瓷电容)到 VDD 电源上。VDDX 表示 VDD 的个数是 x 个。
- VBAT 引脚如果没有外部电池，则外部需要一个 100nF 的陶瓷电容一起连接到 VDD 电源上。
- VDDA 引脚必须外接电容 (100nF 陶瓷电容+1 μ F 钽电容或者陶瓷电容)。
- VREF+引脚可以直接与 VDDA 相连也可以单独使用外部参考电压，必须在这个引脚上连接一个 100nF 和一个 1 μ F 的陶瓷电容。

图 11 去耦电容示意图



5.3 连接器和结构

正常运行的系统主要通过连接器和电缆和外界完成信息及能量的交换。连接器是系统中 EMC 薄弱的环节，需要有效的滤波和保护电路设计。接口电路的滤波设计可以减少系统通过接口和电缆对外辐射的影响，同时抑制外界辐射和传导噪声对整体系统的干扰。接口保护电路的设计目标是确保电路能够承受一定程度的过电压和过电流冲击。一些设计考虑有助于提升系统的稳定性和可靠性，如：

- 滤波和防护电路的设计应根据实际需要，遵循先防护再滤波的原则。
- 接口芯片及其外围电路、隔离元件等，应该沿着信号流向布局在连接器处。
- 模拟和数字信号，低速和高速逻辑信号的连接器要保证间距，为排除互相干扰的可能，可以采用隔离、屏蔽的措施。
- 连接器的接口信号若较长，应考虑特殊走线处理，满足规定的特性阻抗。

- 同一连接器内存在不同类型的信号考虑加接地针脚隔开。

接口电路为增强 ESD 特性常用的措施有：信号线串接电阻和并接 TVS 管，建议 TVS 管靠近接口放置，电阻靠近芯片放置，可以获得更强的防护能力。避免将串接电阻靠近接口放置而 TVS 管靠近芯片放置。因为受空间和成本制约，实际中串接的限流电阻的功率有限，往往在承受较大电流冲击时会烧坏电阻，造成系统失效。

5.4 PCB 层叠和走线

在设计四层板之前，必须明确所需的介质材料、层叠总厚度以及板上的阻抗类型。四层板的结构一般包含两个信号层和两个参考层。在设计阶段，应尽量确保有一个参考层完全作为 GND，并减少在底层上的电源走线和敏感信号走线（靠近地层走线），以优化电路性能并降低干扰。由于四层板拥有完整的地层，可以有效减少信号回流面积，有利于泄放噪声，降低 EMI 辐射。推荐四层板的层叠设计如图 12 所示：

图 12 四层板推荐层叠设计

	Top Overlay		Overlay		
	Top Solder	Solder Resist	Solder Mask		0.01016mm
1	Top Layer		Signal	1oz	0.03556mm
	Dielectric 2	PP-006	Prepreg		0.07112mm
2	GND	CF-004	Signal	1oz	0.035mm
	Dielectric 1	FR-4	Dielectric		0.32004mm
3	POWER	CF-004	Signal	1oz	0.035mm
	Dielectric 3	PP-006	Prepreg		0.07112mm
4	Bottom Layer		Signal	1oz	0.03556mm
	Bottom Solder	Solder Resist	Solder Mask		0.01016mm
	Bottom Overlay		Overlay		

如图 12 推荐层叠中，PCB 走线的宽度、长度和位置均会影响 EMC 测试结果。建议在连接器和保护器件之间的走线宽度不要小于 0.254mm，保证其载流能力，避免在浪涌大电流通过时发生熔断。另外，复位信号这类敏感信号不要不在 PCB 边缘，控制走线长度以减小信号环路面积，增强抗干扰能力。

6 版本历史

表格 7 文件版本历史

日期	版本	变更历史
2024.10	1.0	新建

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其它在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿责任，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2024 珠海极海半导体有限公司 – 保留所有权利